

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号
特表2002-532889
(P2002-532889A)

(43) 公表日 平成14年10月2日 (2002.10.2)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 G 7/06		H 0 1 G 7/06	5 J 0 0 6
H 0 1 P 1/20		H 0 1 P 1/20	Z

審査請求 未請求 予備審査請求 有 (全 30 頁)

(21) 出願番号 特願2000-587403(P2000-587403)
 (86) (22) 出願日 平成11年12月9日 (1999.12.9)
 (85) 翻訳文提出日 平成13年6月11日 (2001.6.11)
 (86) 国際出願番号 P C T / U S 9 9 / 2 9 2 3 0
 (87) 国際公開番号 W O 0 0 / 3 5 0 4 2
 (87) 国際公開日 平成12年6月15日 (2000.6.15)
 (31) 優先権主張番号 6 0 / 1 1 1 , 8 8 8
 (32) 優先日 平成10年12月11日 (1998.12.11)
 (33) 優先権主張国 米国 (U S)

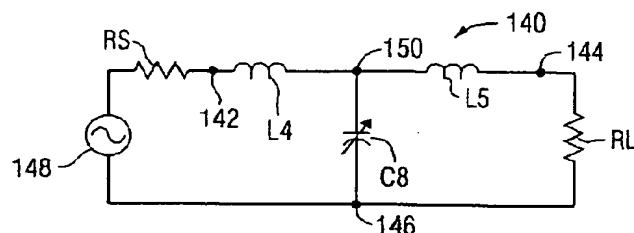
(71) 出願人 パラテック マイクロウェーブ インコーポレイテッド
 アメリカ合衆国 メリーランド州 21045
 コロンビア オークランド・ミルズ・ロード 6935-エヌ
 (72) 発明者 セングプタ, ルイーズ, シー
 アメリカ合衆国 メリーランド州 21912
 ウォーウィック ニュー・ヘブン・ブールバード 12
 (74) 代理人 弁理士 加藤 紘一郎

最終頁に続く

(54) 【発明の名称】 誘電バラクタを備えた電氣的チューナブルフィルタ

(57) 【要約】

本発明は、入力接続点と、出力接続点と、入力接続点及び出力接続点に接続され、インダクタに接続された電圧制御型チューナブル誘電バラクタを含む少なくとも1つの回路枝路とより成る電圧制御型チューナブルフィルタを提供する。この電圧により、チューナブルフィルタは、ローパスフィルタ、ハイパスフィルタ、バンドパスフィルタ、またはバンドストップフィルタのうちの1つとして構成できる。このバラクタは、組み込み直流ブロックングキャパシタを備えることができる。



【特許請求の範囲】

【請求項1】 入力接続点、出力接続点、及び入力及び出力接続点に電気的に結合された回路枝路より成り、回路枝路は、インダクタに接続された電圧制御型チューナブル誘電バラクタを備えているチューナブルフィルタ。

【請求項2】 チューナブルフィルタは、ローパスフィルタ、ハイパスフィルタ、バンドパスフィルタまたはバンドストップフィルタのうちの1つより成る請求項1のチューナブルフィルタ。

【請求項3】 バラクタは、組み込み直流ブロッキングキャパシタを備えている請求項1のチューナブルフィルタ。

【請求項4】 フィルタは、ベッセル、バターワース、チェビシェフ、エリプティカルフィルタのうちの1つである請求項1のチューナブルフィルタ。

【請求項5】 電圧制御型チューナブル誘電バラクタは、
第1の誘電定数を有し、ほぼ平らな表面を備えた基板と、
基板のほぼ平らな平面上に位置し、第1の誘電定数よりも大きい第2の誘電定数を有するチューナブル誘電体層と、
チューナブル誘電体層の、基板のほぼ平らな表面とは反対側の表面に位置する第1及び第2の電極とより成り、
第1及第2の電極は離隔され、その間にギャップが形成されている請求項1のチューナブルフィルタ。

【請求項6】 電圧制御型チューナブル誘電バラクタはさらに、ギャップにおいて絶縁材料を有する請求項5のチューナブルフィルタ。

【請求項7】 チューナブル誘電体層は、約100よりも大きい誘電率を有する請求項5のチューナブルフィルタ。

【請求項8】 基板は、約30未満の誘電率を有する請求項5のチューナブルフィルタ。

【請求項9】 チューナブル誘電体層は、約20乃至約2000の範囲内の誘電率と、約10V/ μm のバイアス電圧で約10%乃至約80%の範囲内のチューナビリティを有する請求項5のチューナブルフィルタ。

【請求項10】 基板は、MgO、アルミナ、LaAlO₃、サファイアま

【発明の詳細な説明】

【0001】

【発明の背景】

本発明は一般的に電子フィルタに関し、さらに詳細には、チューナブルバラクタを有するフィルタに関する。

【0002】

電子フィルタは、無線(RF)及びマイクロ波回路に広く用いられている。チューナブルフィルタは、回路性能を著しく改善し、それらの回路を単純化する。無線用アナログチューナブルフィルタには2つのタイプがよく知られているが、その1つは、通常ダイオードバラクタにより電気的にチューニングされるものと、機械的にチューニングされるものがある。機械的チューナブルフィルタは、寸法が大きく、低速度で、重いという欠点を有する。従来型半導体バラクタダイオードによりチューニングされるフィルタは、エネルギー取扱い能力がバラクタの相互変調による制約により低く、これにより所望以外の周波数で信号が発生するという問題がある。この相互変調は、制御電圧に対する従来型半導体バラクタの非常に非線形的な応答により生ずる。

【0003】

無線回路用のチューナブルフィルタはよく知られており、かかるフィルタの例として、米国特許第5,917,387;5,908,811;5,877,123;5,869,429;5,752,179;5,496,795;及び5,376,907号に記載されたものがある。

【0004】

バラクタは、チューナブルフィルタにチューナブルキャパシタとして使用することができる。現在常用されるバラクタは、シリコンとGaAsをベースとしたダイオードである。これらのバラクタの性能は、容量比 $C_{\text{max}}/C_{\text{min}}$ 、周波数範囲、及び特定の周波数範囲における良さの指数またはQファクタ($1/\tan \delta$)により決まる。周波数が最大2GHzのこれら半導体バラクタのQファクタは通常、非常に良好である。しかしながら、周波数が2GHzを越えると、これらのバラクタのQファクタは急速に劣化する。これらバラクタの10GHzにおける

たはセラミックのうちの1つである請求項5のチューナブルフィルタ。

【請求項11】 チューナブル誘電体層は、

チューナブル誘電体厚膜、

チューナブル誘電体バルクセラミック、及び

チューナブル誘電体薄膜のうちの1つより成る請求項5のチューナブルフィルタ。

【請求項12】 チューナブル誘電体は、チューナブル誘電体層の第1の方向にRF信号を通過させるためのRF入力及びRF出力を有し、ギャップは第1の方向にほぼ垂直な第2の方向に延びている請求項5のチューナブルフィルタ。

Qファクタは通常、約30にすぎない。

【0005】

超伝導素子と共に電圧制御素子として薄膜誘電体セラミックを用いるバラクタが記載されている。例えば、米国特許第5,640,042号は、担持基板層と、この基板層に付着された高温超伝導層と、全層上に付着された薄膜強誘電体層と、薄膜強誘電体層上に付着された複数の金属導電手段とより成る薄膜誘電体バラクタを開示しており、これら複数の金属導電手段はチューニング装置のRF伝送ラインと電気的接触関係にある。超伝導素子と共に強誘電体素子を用いる別の制御可能なキャパシタは、米国特許第5,721,194号に開示されている。

【0006】

本出願人による1999年10月15日付け米国特許出願第09/149,126号(発明の名称:"Voltage Tunable Varactors And Tunable Devices Including Such Varactors")は、室温で動作する電圧制御型チューナブルバラクタと、かかるバラクタを備えた種々の装置を開示している。本出願人による1999年11月4日付け米国特許出願第09/434,433号(発明の名称:"Ferroelectric varactor With Built-In DC Blocks")は、組み込み直流ブロッキングキャパシタを備えた電圧制御型チューナブルバラクタを開示している。これらのバラクタは、室温で動作してチューナブルなキャパシタンスを与える。

【0007】

相互変調積が少なく、超伝導に必要な温度よりも高い温度において無線周波数で動作可能なチューナブルフィルタが要望されている。

【0008】

【発明の概要】

本発明は、入力接続点、出力接続点、及び入力及び出力接続点に電気的に結合された回路枝路より成り、この回路枝路にインダクタに接続された電圧制御型チューナブル誘電バラクタを備えた田電圧制御型チューナブルフィルタを提供する。電圧制御型チューナブルフィルタは、ローパスフィルタ、ハイパスフィルタ、バンドパスフィルタまたはバンドストップフィルタのうちの1つとして使用でき

る。バラクタは、組み込み直流ブロッキングキャパシタを備えてもよい。

【0009】

好ましい実施例において、本発明の電圧制御型チューナブル誘電バラクタは、第1の誘電定数を有し、ほぼ平らな表面を備えた基板と、基板のほぼ平らな平面上に位置し、第1の誘電定数よりも大きい第2の誘電定数を有するチューナブル誘電体層と、チューナブル誘電体層の、基板のほぼ平らな表面とは反対側の表面に位置する第1及び第2の電極とを有する。第1及第2の電極は隔離され、その間にギャップが形成されている。電極に印加されるバイアス電圧は、入力と出力の間のバラクタのキャパシタンスを変化させる。

【0010】

本発明は、誘電体の電圧により可変のキャパシタによりチューニングされる無線周波数(RF)電気的チューナブルフィルタを提供する。

【0011】

【好ましい実施例の詳細な説明】

図面を参照して、図1及び2はそれぞれ、米国特許出願第09/149,126号に記載されたバラクタ10の平面図及び断面図である。バラクタ10は、頂部表面14がほぼ平らな基板12を備えている。チューナブル強誘電体層16は、基板の頂部表面に隣接位置している。1対の金属電極18、20は、強誘電体層の頂部上にある。基板12は、MgO、アルミナ、 LaAlO_3 、サファイアまたはセラミックのような誘電率が比較的低い材料で形成されている。本発明の目的のために、低い誘電率は約30未満の誘電率である。チューナブル強誘電体層16は、誘電率が約20から約2000の範囲にあり、チューナビリティーが約10V/ μm のバイアス電圧で約10%から約80%の範囲にある材料により形成されている。好ましい実施例におけるこの層は、好ましくは、チタン酸バリウムストロンチウム、 $\text{Ba}_{x}\text{Sr}_{1-x}\text{TiO}_3$ (BSTO)(x が0から1の範囲にある)、またはBSTO複合セラミックである。かかるBSTO複合物の例には、これらに限定されないが、BSTO-MgO、BSTO-MgAl₂O₄、BSTO-CaTiO₃、BSTO-MgTiO₃、BSTO-MgSrZrTiO₆及びこれらの組合せがある。1つの好ましい実施例のチューナブルな層は、典

まる。図1及び2のバラクタの強誘電体層は、チタン酸バリウムストロンチウム、 $\text{Ba}_{x}\text{Sr}_{1-x}\text{TiO}_3$ (BSTO)、BSTO及び種々の酸化物、又は種々のドーパントを添加したBSTO複合物のような薄膜、厚膜または塊状強誘電体より成る。これら全ての材料は、低い損失正接を示す。この説明の目的で、約1、0GHz乃至約10GHzの範囲内の周波数で動作させるためには、損失正接は約0.0001乃至約0.001の範囲内にある。約10GHz乃至約20GHzの範囲内の周波数で動作させるためには、損失正接は約0.001乃至約0.01の範囲内にある。約20GHz乃至約30GHzの範囲内の周波数で動作させるためには、損失正接は約0.005乃至約0.02の範囲内にある。

【0016】

電極は、所定の幅のギャップを含む任意の幾何学的形状で形成可能である。本発明に示すバラクタの容量を調整するに必要な電流は、通常、1 μA 未満である。好ましい実施例の電極材料は金である。しかしながら、銅、銀またはアルミニウムのような他の導体を用いてもよい。金は耐腐蝕性を有し、RF入力及び出力に容易に接合できる。銅は高い導電率を有し、通常は、接合のために金を、または半田づけのためにニッケルを被覆する。

【0017】

図1及び2は、単一の層より成るチューナブルな塊状、厚膜状または薄膜状誘電体の上において平らな電極が所定のギャップを形成するように隔離された平らな電圧制御型チューナブルバラクタを示す。電圧を印加すると、チューナブル誘電体のギャップを横切る方向に電界が発生し、これによりバラクタの容量が全体的に変化する。ギャップの幅は、要求される性能に応じて5 μm 乃至50 μm の範囲内にある。

【0018】

かかるバラクタは室温で動作し、約1GHz乃至約40GHzの周波数範囲内で動作されると、Qファクタが約50乃至約10,000の範囲内となる。ギャップの距離が10及び20 μm 、周波数が3、10及び20GHzで測定したバラクタの容量(pF)及び損失正接(tan δ)を、図3a、3b及び3cに示す。図3a、3b及び3cに示すデータに基づき、バラクタのQファクタはほぼ以

型的なDCバイアス電圧、例えば、約5乃至約300ボルトの範囲の電圧を印加されると100よりも大きい誘電率を有する。電極18と20の間には、幅gのギャップ22が形成されている。このギャップの幅は、最小の容量 C_{\min} に対する最大の容量 C_{\max} の比率 C_{\max}/C_{\min} を増加させ且つデバイスのQファクタを増加させるために最適化する必要がある。ギャップの幅は、バラクタのパラメータに対して最も大きな影響を与える。最適幅gは、デバイスが最大の比率 C_{\max}/C_{\min} と最小の損失正接とを有する幅により決まる。

【0012】

制御可能な電圧源24は、ライン26及び28により電極18及び20に接続されている。この電圧源は、強誘電体層にDCバイアス電圧を供給して該層の誘電率を制御するために使用する。バラクタはまた、RF入力30と、RF出力32とを有する。RF入力及び出力はそれぞれ、半田づけまたはボンド接続により電極18及び20に接続される。

【0013】

バラクタは、幅が5-50 μm 未満のギャップを用いる。強誘電体層の厚さは、約0.1 μm から約20 μm の範囲内にある。ギャップ内のシーラント34は、ギャップにアークを発生させないようにして高電圧の印加を可能にする高い絶縁破壊強度を持つ任意の非導電性材料でよい。好ましい実施例において、このシーラントはエポキシまたはポリウレタンでよい。

【0014】

ギャップの長さLは、電極の端部36及び38の長さを変えることにより調整できる。この長さの変化は、バラクタの容量に大きな影響を及ぼす。ギャップの長さは、このパラメータに対して最適化される。ギャップの幅が一旦選択されると、容量はこの長さLの線形関数となる。望ましい容量を得るためには、長さLを実験的に、あるいはコンピュータによるシミュレーションで決定することができる。

【0015】

チューナブル強誘電体層の厚さも、容量比 C_{\max}/C_{\min} に大きな影響を与える。強誘電体層の最適厚さは、最大の容量比 C_{\max}/C_{\min} が得られる厚さにより決

下の通りである。3GHzで200、10GHzで80、また20GHzで45-55である。これとは対照的に、GaAsの半導体ダイオードバラクタの典型的なQファクタは、2GHzで175、10GHzで35、さらに高い周波数では一段と低いものとなる。従って、10GHzに等しいかそれより高い周波数では、本発明のバラクタの方が非常に良好なQファクタを有する。

【0019】

添付図面を参照して、図4及び5は、米国特許出願第09/434,433号に記載された組み込み直流ブロッキングキャパシタを有するバラクタ組立体40の頂面図及び断面図である。バラクタ組立体40は、ほぼ平らな頂部表面44を有する基板42を備えている。チューナブル誘電体層46は、基板の頂部表面に隣接位置する。金属電極48及び50は、誘電体層の頂部上に位置する。電極48、50は突出部52、54を備えるように形成されている。これら突出部の端部は、チューナブル誘電体層の表面上でギャップ56を形成する。電極48、50及びチューナブル誘電体層46は、協働してチューナブルキャパシタ84を形成する。チューナブルキャパシタの容量は、電極48、50へバイアス電圧を印加することにより変化させることができる。

【0020】

好ましい実施例において、基板42は、比較的低い誘電率の材料で形成されている。本発明の目的のために、低い誘電率は約30未満の誘電率である。好ましい実施例のチューナブル誘電体層16は、約20乃至約2000の範囲内の誘電率と、約10V/ μm のバイアス電圧で約10%乃至約80%の範囲のチューナビリティーを有する材料により構成されている。チューナブル誘電体層は、チタン酸バリウムストロンチウム、 $\text{Ba}_{x}\text{Sr}_{1-x}\text{TiO}_3$ (BSTO)(x が0から1の範囲にある)、またはBSTO複合セラミックである。かかるBSTO複合物の例には、これらに限定されないが、BSTO-MgO、BSTO-MgAl₂O₄、BSTO-CaTiO₃、BSTO-MgTiO₃、BSTO-MgSrZrTiO₆及びこれらの組合せがある。誘電キャパシタの誘電体薄膜は、スクリーニングまたは化学的蒸着法により付着させることができる。1つの好ましい実施例

のチューナブルな層は、例えば5ボルト乃至300ボルトの範囲内の典型的な直流バイアス電圧を印加されると100よりも大きい誘電率を有する。ギャップの幅は、最小容量 C_{\min} に対する最大容量 C_{\max} の比率(C_{\max}/C_{\min})を増加させ、且つデバイスの良さの指数(Q)を増加させるように最適化が必要がある。このギャップの幅は、バラクタのパラメータに対して最も大きな影響を与える。最適幅gは、デバイスが最大の比率 C_{\max}/C_{\min} と最小の損失正接を有する幅により決まる。

[0021]

制御可能な電圧源58は、ライン60、62により電極48、50に接続されている。この電圧源は、誘電体層に直流バイアス電圧を供給して、該層の誘電率を制御するために使用される。バラクタ組立はさらに、基板42のほぼ平らな表面に隣接して、チューナブル誘電体層46の両側に配設された第1及び第2の非チューナブル誘電体層64、66を有する。電極48は、非チューナブル層64の頂部表面の一部の上を延びる。電極68は、電極48と68の間にギャップ70が形成されるように非チューナブル層64の頂部表面に隣接配設されている。電極48、68及び非チューナブル層64は、協働して第1の直流ブロッキングキャパシタ72を形成する。バラクタ組立はまた、RF入力80とRF出力82を有する。

[0022]

電極74は、電極50と74の間にギャップ76が形成されるように非チューナブル層66の頂部表面に隣接配設されている。電極50、74及び非チューナブル層66は、協働して第2の直流ブロッキングキャパシタ78を形成する。直流ブロッキングキャパシタの誘電体薄膜は、スクリーンプリンティング、レーザアブレーション、金属有機溶液付着、スパッタリングまたは化学的蒸着法により付着することができる。

[0023]

RF入力80は、電極68に接続されている。RF出力82は、電極74に接続されている。RF入力及び出力は、半田付けまたはボンディングにより電極68、74にそれぞれ接続される。直流ブロッキングキャパシタ72、78の非チ

と、入力接続点110及び出力接続点114に接続され、キャパシタC3を介してノード116に結合されている。並列接続のキャパシタC6及びインダクタL3より成る共振器106は、ノード120と、入力接続点110及び出力接続点114に接続され、キャパシタC5を介してノード118に結合されている。さらに、共振器106は、キャパシタC7を介して出力接続点112に結合されている。このフィルタは、本実施例では、図1及び2または図4及び5に従って構成されたバラクタC2、C4及びC6によりチューニングされる。共通接続点110、114は、アースに接続してもよい。

[0027]

好ましい実施例において、チューナブルキャパシタのバイアス電圧が0ボルトである場合、キャパシタC1及びC7は5.6pFであり、キャパシタC3及びC5は0.48pF、キャパシタC2及びC6は8.0pF、キャパシタC4は13.1pF、インダクタL1、L2、L3は500nHである。フィルタの入力及び出力は、50Ωにマッチングされている。図8は、図7のフィルタの減衰を示すグラフ122であり、キャパシタC2、C4及びC6は種々のバイアス電圧で動作される電圧制御型チューナブルバラクタである。曲線124、126、128、130、132は、表1に示す種々のバイアス電圧におけるフィルタの減衰を示す。

[0028]

曲線	C2バイアス	C4バイアス	C6バイアス
124	0	0	0
126	180	80	180
128	400	160	400
130	600	210	600
132	700	500	700

図9は、本発明により構成されたローパスフィルタの概略図である。図9において、ローパスフィルタ140は、入力接続点142、出力接続点144及び共通接続点146を有する。RF信号源148は、フィルタにRF信号を供給する

チューナブル誘電体層64、66は、BSTO複合物のような高い誘電定数を持つ材料で形成されている。直流ブロッキングキャパシタ72、78は、直流バイアスをバラクタ組立の外側から隔離するために、チューナブルキャパシタ84と直列に電気的に接続されている。2つの直流ブロッキングキャパシタ72、78の容量を増加させるために、電極は、図4に示すような交差指型(interdigital)構成を有する。図6は図4及び5のバラクタの概略図であり、この構造により形成された3つのキャパシタを示す。

[0024]

好ましい実施例のバラクタは、5-50μmのギャップ幅を用いることができる。チューナブル誘電体層の厚さは、約0.1μm乃至約20μmの範囲内にある。ギャップ内には、絶縁破壊電圧を増加させるために、シーラントを挿入することができる。このシーラントは高い誘電体絶縁強度を有する任意の非導電材料でよく、ギャップにアークを発生させずに高電圧を印加するのを可能にする。一例として、エポキシまたはポリウレタンがある。

[0025]

本発明は、電子的チューナブルRFフィルタにおいて、図1、2、4及び5に示すような室温でチューナブルな誘電体バラクタを利用する。本発明の集中素子フィルタとしては、ベッセル、バターワース、チェビシェフ、エリプティカルまたは他の方法により設計されたローパスフィルタ、ハイパスフィルタ、バンドパスフィルタまたはバンドストップフィルタがあるであろう。

[0026]

図7は、本発明に従って構成したバンドパスフィルタ100の概略図である。このキャパシタ結合型LCフィルタ回路(容量結合タンク回路と呼ばれることが多い)は、互いに容量結合された複数の共振器102、104、106と、入力接続点108、110及び出力接続点112、114を有する。さらに詳説すると、共振器102は、並列接続のキャパシタC2とインダクタL1とにより構成されて、ノード116と入力接続点110及び出力接続点114に接続され、またキャパシタC1を介して入力接続点108に結合されている。同様に、並列接続のキャパシタC4及びインダクタL2より成る共振器104は、ノード118

と、抵抗RSはフィルタの入力インピーダンスを表わす。抵抗RLにより表される負荷は、出力接続点144と共通接続点146の間に接続されている。インダクタL4及びL5は、入力接続点142と出力接続点144の間に直列に接続されている。キャパシタC8で表されるチューナブルバラクタは、共通接続点146と、インダクタL4とL5の間のノード150の間に接続されている。

[0029]

図10は、バラクタに種々のバイアス電圧を印加して動作された、図9に示すフィルタの損失を示すグラフである。図10のグラフを構成するための実施例では、 $RS=RL=50\Omega$ 、 $L4=L5=217\text{ nH}$ 、0ボルトのバイアスで $C8=133.8\text{ pF}$ である。曲線156と152はそれぞれ、0ボルトのバイアスにおける挿入損失及び反射損失を表わす。曲線158と154は、500ボルトのバイアス電圧における挿入損失及び反射損失をそれぞれ表わす。

[0030]

図11は、本発明により構成したハイパスフィルタの概略図である。図11において、ハイパスフィルタ160は、入力接続点162、出力接続点164、共通接続点166を有する。RF信号源168は、フィルタへRF信号を供給する。抵抗RSはフィルタの入力インピーダンスを表わす。抵抗RLで表される負荷は、出力接続点164と共通接続点166の間に接続されている。キャパシタC9及びC10により表わされるチューナブルフィルタは、入力接続点162と出力接続点164の間に直列に接続されている。インダクタL6は、共通接続点166と、キャパシタC9とC10の間のノードとの間に接続されている。

[0031]

図12は、バラクタに種々のバイアス電圧を印加して動作させた、図11のフィルタの損失を示すグラフである。図11の回路を構成するための実施例において、 $RS=RL=10\Omega$ 、 $L6=52.6\text{ nH}$ 、0ボルトバイアスで $C9=C10=32.4\text{ pF}$ である。曲線172、176は、0ボルトのバイアス電圧における挿入損失と反射損失をそれぞれ表わし、曲線174、178は、600ボルトのバイアス電圧における挿入損失と反射損失をそれぞれ表わす。

[0032]

図13は、本発明により構成したバンドストップフィルタ180の概略図である。図13において、このバンドストップフィルタ180は、入力接続点182、出力接続点184、共通接続点186を有する。RF信号源188は、フィルタへRF信号を供給する。抵抗RSは、フィルタの入力インピーダンスを扱う。抵抗RLにより扱われる負荷は、出力接続点184と共通接続点186との間に接続されている。並列接続のインダクタL7とキャパシタC11で扱われるバラクタとより成る第1の回路枝路192は、入力接続点182とノード190との間に接続されている。並列接続のインダクタL8とキャパシタC12で扱われるバラクタとより成る第2の回路枝路194は、出力接続点184とノード190との間に接続されている。直列接続のインダクタL9と、キャパシタC13により扱われるバラクタとより成る第3の回路枝路196は、共通接続点186とノード190との間で接続されている。

【0033】

図14は、バラクタ種々のバイアス電圧を印加して作動させた、図13のフィルタの損失を示すグラフである。図13の回路を構成するに用いた実施例では、 $RS=RL=50\Omega$ 、 $L7=L8=7.83\text{ nH}$ 、 $L9=1457\text{ nH}$ 、0ボルトのバイアス電圧で $C11=C12=899\text{ pF}$ 、0ボルトのバイアス電圧で $C13=4.83\text{ pF}$ である。曲線198と202は、0ボルトのバイアス電圧における挿入損失及び反射損失をそれぞれ表わし、曲線200と204は、500ボルトのバイアス電圧における挿入損失と反射損失をそれぞれ表わす。

【0034】

本発明による集中素子のフィルタは、ベッセル、バターワース、チェビシェフ、エリプティカルまたは他の方法により設計することが可能である。バンドパス、ローパス、ハイパス及びバンドストップフィルタの例を提示した。組み込み直流ブロックキャパシタを有する誘電バラクタは、フィルタにおいてチューナブル素子として用いることができる。所定の寸法の低損失 ($\tan \delta < 0.02$) 誘電体を用いることにより、図1、2、4及び5のバラクタは、例えば3ギガヘルツよりも高い周波数で高レベルで作動できる。

【0035】

【図3a】

図3aは、種々の動作周波数及びギャップ幅における本発明の電圧制御型チューナブルバラクタの容量及び損失正接を示すグラフである。

【図3b】

図3b、種々の動作周波数及びギャップ幅における本発明の電圧制御型チューナブルバラクタの容量及び損失正接を示すグラフである。

【図3c】

図3cは、種々の動作周波数及びギャップ幅における本発明の電圧制御型チューナブルバラクタの容量及び損失正接を示すグラフである。

【図4】

図4は、米国特許出願第09/434、433号に記載した組み込み直流ブロックキャパシタを備えた平らなバラクタ組立体の頂面図である。

【図5】

図5は、図4の線5-5に沿うバラクタ組立体の断面図である。

【図6】

図6は、図4及び図5のバラクタの概略図である。

【図7】

図7は、本発明により構成したチェビシェフ・バンドパスフィルタの一例を示す概略図である。

【図8】

図8は、バラクタへ種々のバイアス電圧を印加して作動させて図7で示すフィルタの減衰を示すグラフである。

【図9】

図9は、本発明に従って構成したローパスフィルタの概略図である。

【図10】

図10は、バラクタに種々のバイアス電圧を印加して作動させた図9のフィルタの損失を示すグラフである。

【図11】

図11は、本発明により構成したハイパスフィルタの概略図である。

図1、2、4及び5の誘電バラクタは、高速且つ高Q、そして高い電力取扱能力、さらに重要なことに、小さい相互変調歪積で作動する。誘電バラクタを用いるフィルタは、特に、高い電力取扱能力、低い相互変調歪、また従来のバラクタでは不可能であった容量範囲をカバーできるという特徴点において、半導体ダイオードチューニング型フィルタと比べると優れた性能を有する。

【0036】

好ましい実施例において、誘電材料を用いるバラクタは、従来型ダイオードバラクタより一段と高い容量で作動可能である。これにより、集中素子としてのキャパシタを用い、従来のバラクタでは不可能であった性能を有し、コンパクトで電子的チューニング可能なフィルタを構成することができる。組み込み直流ブロックキャパシタを備えた、またはかかるブロックキャパシタを持たない、低損失で、チューナビリティが高い誘電バラクタを本発明で利用することができる。組み込み直流ブロック誘電バラクタは、直流ブロック挿入損失を減少させ、フィルタの設計においてその使用を容易にする。加えて、本発明のチューナブル誘電バラクタは、無線電力取扱能力が高く、電力消費率及びコストが低い。

【0037】

従って、本発明は、誘電バラクタを用いることにより、RF周波数範囲で動作する高性能の電氣的チューナブルフィルタを提供する。本発明は多くの実用的用途を有し、当業者であれば、図示説明したデバイスの他の多くの変形例及び設計変更を、本発明の精神および範囲から逸脱することなく想到できることが明らかであろう。本発明を現在において好ましいと思われる実施例について説明したが、かかる実施例の種々の変形例及び設計変更は、特許請求の範囲により規定される本発明の範囲から逸脱することなく構成することができる。

【図面の簡単な説明】

【図1】

図1は、本発明の好ましい実施例に利用できる米国特許出願第09/149、126号に記載の平らな電圧制御型チューナブルバラクタの頂面平面図である。

【図2】

図2は、図1の線2-2に沿うバラクタの断面図である。

【図12】

図12は、バラクタに種々のバイアス電圧を印加して作動させた図11のフィルタの損失を示すグラフである。

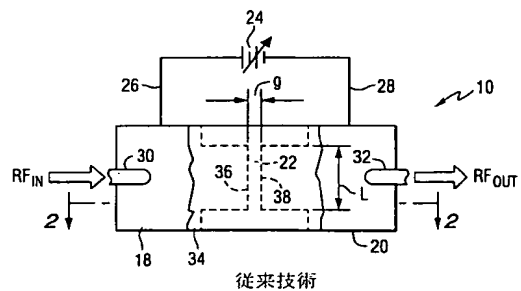
【図13】

図13は、本発明に従って構成したバンドストップフィルタの概略図である。

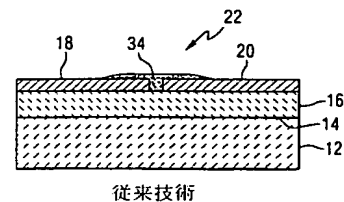
【図14】

図14は、バラクタに種々のバイアス電圧を印加して作動させた図13の損失を示すグラフである。

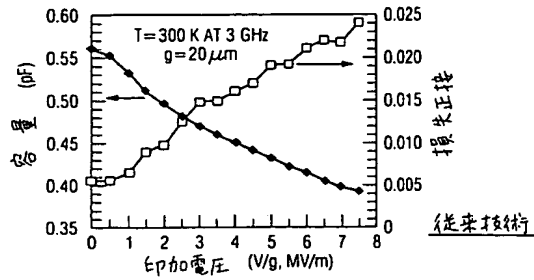
【図1】



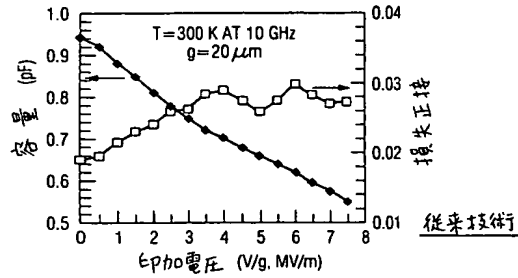
【図2】



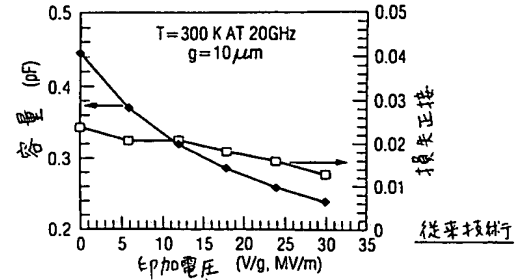
【図 3 a】



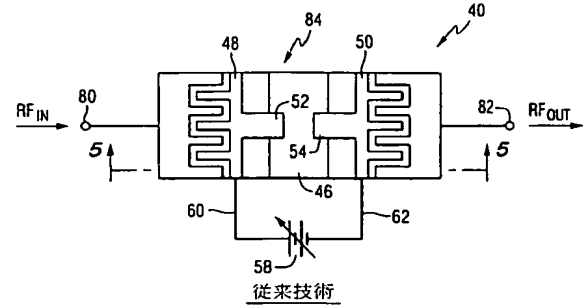
【図 3 b】



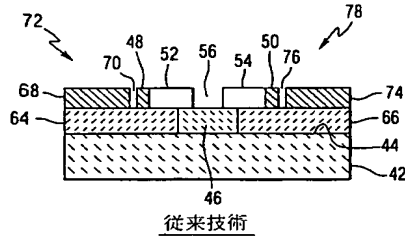
【図 3 c】



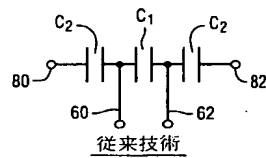
【図 4】



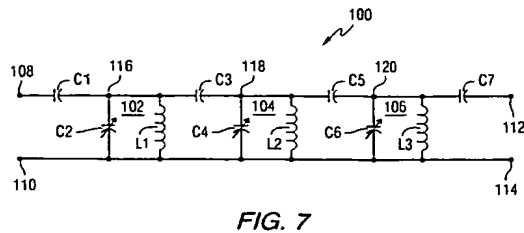
【図 5】



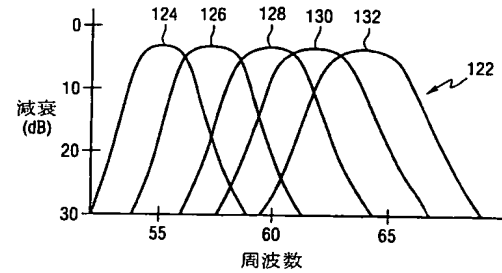
【図 6】



【図 7】



【図 8】



【図 9】

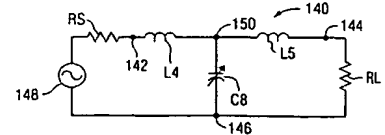
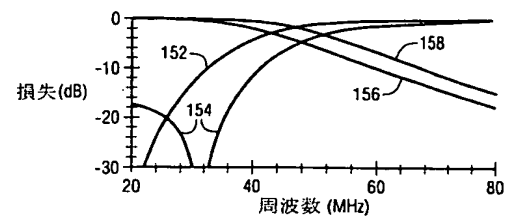


FIG. 9

【図 10】



【図11】

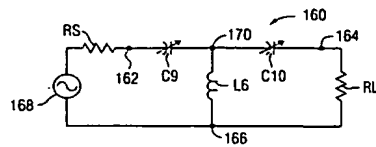
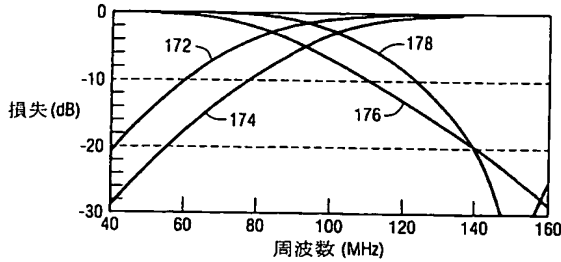


FIG. 11

【図12】



【図13】

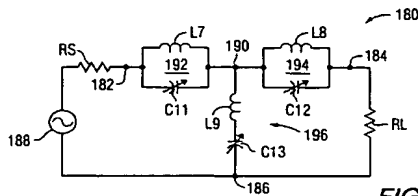


FIG. 13

【手続補正書】 特許協力条約第34条補正の翻訳文提出書

【提出日】 平成12年11月30日 (2000. 11. 30)

【手続補正1】

【補正対象書類名】 明細書

【補正対象項目名】 特許請求の範囲

【補正方法】 変更

【補正の内容】

【特許請求の範囲】

【請求項1】 入力接続点（142）、出力接続点（144）、及び入力及び出力接続点に電気的に結合され、チューナブルキャパシタ（C8）を有する回路枝路より成り、

チューナブルキャパシタ（C8）は、室温で作動可能な電圧制御型チューナブル誘電バラクタより成るチューナブルフィルタ（140）。

【請求項2】 チューナブル誘電バラクタ（10）は、

第1の誘電定数を有し、ほぼ平らな表面（14）を備えた基板（12）と、基板のほぼ平らな平面上に位置し、第1の誘電定数よりも大きい第2の誘電定数を有するチューナブル誘電体層（16）と、

チューナブル誘電体層の、基板のほぼ平らな表面とは反対側の表面に位置する第1及び第2の電極（18、20）とより成り、第1及第2の電極は隔離され、その間にギャップが形成されている請求項1のチューナブルフィルタ。

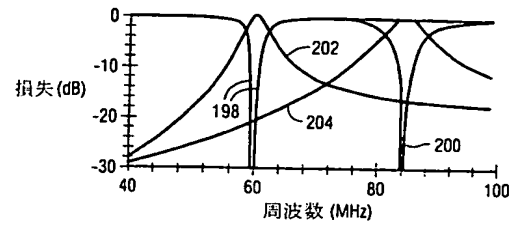
【請求項3】 チューナブル誘電体層（16）は、チタン酸バリウムストロンチウムより成る請求項2のチューナブルフィルタ。

【請求項4】 チューナブル誘電体層（16）は、BSTO-MgO、BSTO-MgAl₂O₄、BSTO-CaTiO₃、BSTO-MgTiO₃、BSTO-MgSrZrTiO₆及びこれらの組合せの1つより成る請求項2のチューナブルフィルタ。

【請求項5】 さらに、ギャップに絶縁材料（34）を有する請求項2のチューナブルフィルタ。

【請求項6】 チューナブル誘電体層（16）は、約100よりも大きい誘

【図14】



電率を有する請求項2のチューナブルフィルタ。

【請求項7】 基板は、約30未満の誘電率を有する請求項6のチューナブルフィルタ。

【請求項8】 チューナブル誘電体層（16）は、約20乃至約2000の範囲内の誘電率と、約10V/μmのバイアス電圧で約10%乃至約80%の範囲内のチューナビリティを有する請求項2のチューナブルフィルタ。

【請求項9】 基板（12）は、MgO、アルミナ、LaAlO₃、サファイアまたはセラミックのうちの1つである請求項2のチューナブルフィルタ。

【請求項10】 フィルタは、ローパスフィルタ、ハイパスフィルタ、バンドパスフィルタまたはバンドストップフィルタのうちの1つより成る請求項1のチューナブルフィルタ。

【請求項11】 バラクタは、組み込み直流ブロッキングキャパシタを備えている請求項1のチューナブルフィルタ。

【請求項12】 フィルタは、ベッセル、バターワース、チェビシェフ、エリプティカルフィルタのうちの1つである請求項1のチューナブルフィルタ。

【請求項13】 チューナブル誘電体層（16）は、チューナブル誘電体厚膜、チューナブル誘電体バルクセラミック、及びチューナブル誘電体薄膜のうちの1つより成る請求項2のチューナブルフィルタ。

【請求項14】 チューナブル誘電体（16）は、チューナブル誘電体層の第1の方向にRF信号を通過させるためのRF入力及びRF出力を有し、ギャップは第1の方向にほぼ垂直な第2の方向に延びている請求項5のチューナブルフィルタ。

【手続補正2】

【補正対象書類名】 明細書

【補正対象項目名】 0005

【補正方法】 変更

【補正の内容】

【0005】 超伝導素子と共に電圧制御素子として薄膜強誘電体セラミックスを用いるバラクタが記載されている。例えば、米国特許第5,640,042号は、担持基板層と、この基板上に付着された高温超伝導金属層と、金属層上に付着された薄膜強誘電体層と、薄膜強誘電体層上に付着された複数の金属導電手段とより成る薄膜強誘電体バラクタを開示しており、これら複数の金属導電手段はチューニング装置のRF伝送ラインと電気的接触関係にある。超伝導素子と共に強誘電体素子を用いる別の制御可能なキャパシタは、米国特許第5,721,194号に開示されている。

Koyrev A. et al.の論文"Ferroelectric Films: Nonlinear Properties And Applications in Microwave Devices", IEEE MTT-S International Microwave Symposium Digest, U.S., New York, 1988は、マイクロ波における強誘電体薄膜の関連技術を表わしている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】 本出願人による1999年10月15日付け米国特許出願第09/149,126号(対応する公開公報WO0024079号)(発明の名称:"Voltage Tunable Varactors And Tunable Devices Including Such Varactors")は、室温で動作する電圧制御型チューナブルバラクタと、かかるバラクタを備えた種々の装置を開示している。本出願人による1999年11月4日付け米国特許出願第09/434,433号(対応する公開公報WO0028613号)(発明の名称:"Ferroelectric varactor With Built-In DC Blocks")は、組み込み直流ブロッキングキャパシタを備えた電圧制御型チューナブルバラクタを開示している。これらのバラクタは、室温で動作してチューナブルなキャパシタンスを与える。

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AE, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW

(72)発明者 ストウェル, スティーブン, シー
 アメリカ合衆国 メリーランド州 21045
 コロンビア ウォンダリング・ウェイ
 9525

(72)発明者 ズー, ヨングフェイ
 アメリカ合衆国 メリーランド州 21044
 コロンビア リベンデル・レーン 5275
 スイート 6

(72)発明者 セングブタ, ソンナス
 アメリカ合衆国 メリーランド州 21912
 ウォーウィック ニュー・ヘブン・ブールバード 12

(72)発明者 チウ, ルナ, エイチ
 アメリカ合衆国 メリーランド州 21009
 アビングドン ブッシュ・コート 3929

(72)発明者 ザング, クシュバイ
 アメリカ合衆国 メリーランド州 21044
 コロンビア リベンデル・レーン 5275
 スイート 6

F ターム(参考) 5J006 HD07 JA02 JA03 JA04 LA11
 MA08 NA04 NA05 NB07 NC02
 NE16 PA03 PB04

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International Application No.
PCT/US 99/29230

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H01P1/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H03H H01G H01P

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	W0 94 13028 A (SUPERCONDUCTING CORE TECHNOLOGIES, INC.) 9 June 1994 (1994-06-09) page 5, line 16 - line 25 page 7, line 8 - line 16 page 26, line 12 - page 27, line 2 page 32, line 12 - page 33, line 1; figures 20, 21, 29	1, 2, 4
Y		5, 11, 12
A	--- -/--	9

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents:

- * "A" document defining the general state of the art which is not considered to be of particular relevance
- * "E" earlier document but published on or after the international filing date
- * "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- * "O" document referring to an oral disclosure, use, exhibition or other means
- * "P" document published prior to the international filing date but later than the priority date claimed

- * "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- * "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- * "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- * "Z" document member of the same patent family

Date of the actual completion of the international search

2 February 2000

Date of mailing of the international search report

10/02/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo rd,
Fax: (+31-70) 340-3016

Authorized officer

Den Otter, A

Form PCT/ISA/210 (second sheet) (July 1992)

page 1 of 2

INTERNATIONAL SEARCH REPORT

International Application No.
PCT/US 99/29230

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KOZYREV A ET AL: "FERROELECTRIC FILMS: NONLINEAR PROPERTIES AND APPLICATIONS IN MICROWAVE DEVICES" IEEE MTT-S INTERNATIONAL MICROWAVE SYMPOSIUM DIGEST, US, NEW YORK, NY: IEEE, 1998, pages 985-988, XP000822132 ISBN: 0-7803-4472-3 figure 1	5, 11, 12
A	GEVORGIAN S S ET AL: "ELECTRICALLY CONTROLLED HTSC-FERROELECTRIC COPLANAR WAVEGUIDE" IEE PROCEEDINGS: MICROWAVES, ANTENNAS AND PROPAGATION, GB, IEE, STEVENAGE, HERTS, vol. 141, no. 6, PART H, 1 December 1994 (1994-12-01), pages 501-503, XP000484786 ISSN: 1350-2417 page 502, right-hand column, line 31 - line 35; figures 1, 2A	7, 8, 10
A	PATENT ABSTRACTS OF JAPAN vol. 1998, no. 2, 30 January 1998 (1998-01-30) & JP 09 270338 A (TOKIN CORP.), 14 October 1997 (1997-10-14) abstract	1
A	US 5 496 796 A (SATYENDRANATH) 5 March 1996 (1996-03-05) the whole document	1

Form PCT/ISA/Z10 (continuation of second sheet) (July 1992)

page 2 of 2

INTERNATIONAL SEARCH REPORT

Information on patent family members

Int. l. Application No

PCT/US 99/29230

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 9413028 A	09-06-1994	US 5472935 A	05-12-1995
		AU 680866 B	14-08-1997
		AU 5897394 A	22-06-1994
		CA 2150690 A	09-06-1994
		EP 0672308 A	20-09-1995
		FI 953834 A	14-08-1995
		JP 8509103 T	24-09-1996
		US 5694134 A	02-12-1997
		US 5721194 A	24-02-1998
		US 5589845 A	31-12-1996
JP 09270338 A	14-10-1997	NONE	
US 5496796 A	05-03-1996	US 5900390 A	04-05-1999

Form PCT/ISA/210 (patent family annex) (July 1992)